

社长 Publisher

麦协林 Adonis Mak
adonism@actintl.com.hk

主编 Editor in Chief

赵雪芹 Sunnie Zhao
sunniez@actintl.com.hk

出版社 Publishing House

雅时国际资讯 ACT International
香港九龙 B,13/F, Por Yen Bldg,
长沙湾青山道478号 478 Castle Peak Road,
百欣大厦 Cheung Sha Wan,
13楼B室 Kowloon, Hong Kong
Tel: (852) 2838 6298
Fax: (852) 2838 2766

北京 Beijing

Tel/Fax: 86 10 64187252

上海 Shanghai

Tel: 86 21 62511200
Fax: 86 21 52410030

深圳 Shenzhen

Tel: 86 755 25988571
Fax: 86 755 25988567

武汉 Wuhan

Tel: 86 27 59233884

UK Office

Angel Business
Communications Ltd.
6 Bow Court,
Fletchworth Gate,
Burnsall Road, Coventry,
CV56SP, UK
Tel: +44 (0)1923 690200
Chief Operating Officer
Stephen Whitehurst
stephen.whitehurst@angelbc.com
Tel: +44 (0)2476 718970



台积电与英特尔引领3D封装新技术

随着人工智能、物联网、5G 通信等技术和应用的迅速发展，系统运算复杂程度日益增加。近几年，业界不断尝试通过先进封装技术寻求解决方案，把不同世代的处理器、存储器、加速器等整合到一起，从系统层面上实现最优的性能。因此，3D 封装自然成为许多厂商重点发展的技术。

2019 年 6 月，台积电在日本 VLSI 技术及电路研讨会中，针对 HPC 芯片封装技术，提出新型态 SoIC(System on Integrated Chips) 的 3D 封装技术论文，透过微缩凸块密度，提升 CPU/GPU 处理器与存储器间整体运算速度。台积电期望借由 SoIC 封装技术，作为其 InFO(Integrated Fan-out)、CoWoS(Chip on Wafer on Substrate) 后端先进封装持续延伸的全新解决方案。

HPC 芯片封装必须考量封装所需之体积与芯片效能的提升，因此，HPC 芯片封装技术的发展趋势，除了 FOWLP 与 2.5D 封装外，将朝向技术难度更高的 3D 封装技术。

所谓 3D 封装技术，主要为求再次提升 AI 之 HPC 芯片的运算速度及能力，试图将高频宽存储器与 CPU/GPU/FPGA/NPU 处理器彼此整合，并藉由硅通孔技术，将两者垂直叠合于一起，减小彼此的传输路径、加速处理与运算速度，提高整体 HPC 芯片的工作效率。

现行 3D 封装技术，由于必须垂直叠合 HPC 芯片内的处理器及存储器，因此，开发成本比 FOWLP 和 2.5D 封装高出许多，制程难度也更复杂、成品良率较低。目前，台积电已宣布将于 2020 年量产 SoIC 和 WoW(Wafer on Wafer) 的 3D 封装技术。

2019 年 7 月，在 SEMICON West 大会上，英特尔公司介绍了三项全新的先进芯片封装技术：① Co-EMIB - 利用高密度互连技术，将 EMIB(嵌入式多芯片互连桥接) 2D 封装和 Foveros 3D 封装技术结合在一起，实现高带宽、低功耗，以及有竞争力的 I/O 密度。

Co-EMIB 能连接更高的计算性能和能力，让两个或多个 Foveros 元件互连，从而基本达到 SoC 性能，还能以非常高的带宽和非常低的功耗连接模拟器、内存和其他模块。

Foveros 3D 封装是英特尔在 2019 年初提出的全新技术，首次为 CPU 处理器引入 3D 堆叠设计，可以实现芯片上堆叠芯片，而且能整合不同工艺、结构、用途的芯片，相关产品将从 2019 年下半年开始陆续推出。

② ODI (Omni-Directional Interconnect) - 全方位互连技术，为封装中小芯片之间的全方位互连通信提供了更大的灵活性。ODI 封装架构中，顶部的芯片可以像 EMIB 下一样，与其他小芯片进行水平通信，还可以像 Foveros 下一样，通过 TSV 与下面的底部裸片进行垂直通信。直接从封装基板向顶部裸片供电，比传统硅通孔更大、电阻更低，因而可提供更稳定的电力传输，同时通过堆叠实现更高的带宽和更低的时延。

③ MDIO - 基于高级接口总线(AIB)物理层互连技术的全新裸片间接口技术。MDIO 技术支持对小芯片 IP 模块库的模块化系统设计，能效更高，响应速度和带宽密度可以是 AIB 技术的两倍以上。

英特尔强调，这些全新封装技术将与 Intel 的制程工艺相结合，成为芯片架构师的创意调色板，自由设计创新产品。

作为芯片制造过程的最后一步，封装在电子供应链一直发挥着极为关键的作用。随着台积电、英特尔等主流厂商相继推出新的 3D 封装技术，将会引发新一波 3D 封装技术风潮，相信更多半导体厂商将很快跟上此波 3D 封装技术的发展。

赵雪芹